

Studienskript AD-/DA-Umsetzer

1 Analoge und digitale Messwerte

Die Messung elektrischer oder nichtelektrischer Größen mit Sensoren führt in der Regel zu einer Spannung, die der Messgröße proportional ist (analoges Abbild der Messgröße). Das Messergebnis (Messsignal) ist anzuzeigen sowie für die Übertragung und die Weiterverarbeitung aufzubereiten.

Messwertanzeige

Zur Anzeige stehen analoge Zeigerinstrumente oder Digitalanzeiger zur Verfügung. Beide Anzeigesysteme haben Vor- und Nachteile.

Trotz der Nachteile beim Ablesen von Digitalanzeigen haben sich Digitalmessgeräte für die meisten Anwendungsfälle durchgesetzt, weil sie eine größere Ablesegenauigkeit zulassen.

Analoganzeige

Vorteile

- ▶ Die Zeigerbewegung lässt ein schnelles Erkennen der Tendenz von Messgrößenänderungen zu.
- ▶ Sprünge der Messgröße können gut beurteilt werden.
- ▶ Störgrößenüberlagerungen lassen sich durch eine Mittelwertbildung der Zeigerschwankungen mit dem Auge eliminieren.
- ▶ Das Einstellen von Messwerten ist gut möglich, da die Zeigerbewegung das langsame Annähern an den gewünschten Wert erleichtert.

Nachteil

- ▶ Mechanische Teile des Anzeigers sind stoßempfindlich und unterliegen einer Abnutzung. Das Ablesen des Messwertes auf der Skala erfordert Sorgfalt und Konzentration. Ablesefehler sind leicht möglich. Die Genauigkeit ist vor allem durch die mechanischen Gegebenheiten begrenzt. Die Klassengenauigkeit $0,1 (\pm 0,1\% \text{ vom Endwert})$ erfordert bereits höchste Präzision und kennzeichnet etwa die Grenzen der Messgenauigkeit von Zeigerinstrumenten

Digitalanzeige

Vorteile

- ▶ Sie ermöglichen ein leichtes Ablesen des Messwertes.
- ▶ Die Genauigkeit kann die von Zeigerinstrumenten übertreffen
- ▶ Die mechanische Unempfindlichkeit dieser Anzeiger ist besonders vorteilhaft für transportable Geräte

Nachteile

- ▶ Änderungen von Messgrößen können nur schlecht beurteilt werden, da sie zu einem ständigen Zahlenwechsel führen.
- ▶ Einstellen von Messwerten ist schwieriger als bei Zeigerinstrumenten.
- ▶ Überlagerte Störungen können unter Umständen das Ablesen eines Zahlenwertes verhindern.

Messwertverarbeitung

Die gewonnenen Messsignale werden nicht nur angezeigt, wichtiger ist die Weiterverarbeitung der gemessenen Signale. Prinzipielle Möglichkeiten dazu sind

- ▶ die analoge Verarbeitung der Spannungswerte und
- ▶ die Verarbeitung der Signale mit Rechnern.

Bei der analogen Verarbeitung wird das Programm zur Signalverarbeitung durch die Schaltung (z. B. beschaltete Operationsverstärker) **festgelegt**.

Weitergehende Möglichkeiten der Signalverarbeitung bietet der Einsatz von Rechnern (Mikrocontroller, PC, SPS) mit dem wesentlichen Vorteil der **freien Programmierbarkeit**.

Da Rechner intern mit Zahlen arbeiten, sind bei der Signalverarbeitung in einem ersten Schritt die gemessenen Spannungswerte zu vorgegebenen Zeitpunkten in Zahlen umzusetzen. Diese Aufgabe erfüllt ein Analog-Digital-Umsetzer ADU (Analog to Digital Converter, ADC). Dabei soll die Zahl Z (ganzzahlig) in der Regel proportional zur Eingangsspannung U_E sein:

$$Z_A = U_E / \Delta U_E \cdot$$

Darin ist ΔU_E die Spannungseinheit für das niedrigste Bit (Least Significant Bit, LSB), also die zu $Z_A = 1$ gehörige Spannung.

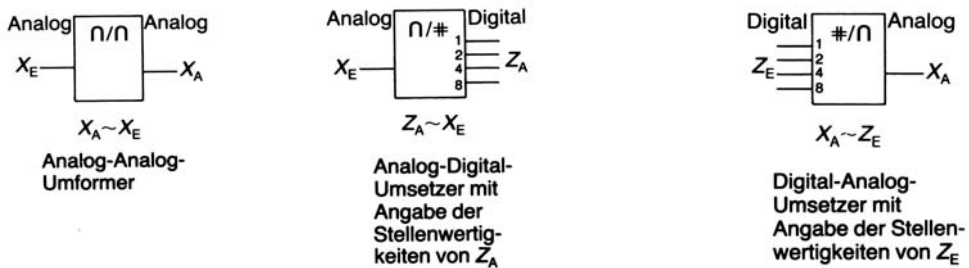
Neben der Messwertanzeige werden die verarbeiteten Signale zur Steuerung oder Regelung von industriellen Prozessen genutzt. Die bei der Signalverarbeitung erzeugten Zahlenwerte sind dazu in Spannungswerte umzusetzen. Zur Rückverwandlung einer Zahl in eine Spannung wird ein Digital-Analog-Umsetzer DAU (Digital to Analog Converter, DAC) verwendet. Seine Ausgangsspannung ist proportional zur eingegebenen Zahl gemäß:

$$U_A = \Delta U_A \cdot Z_E$$

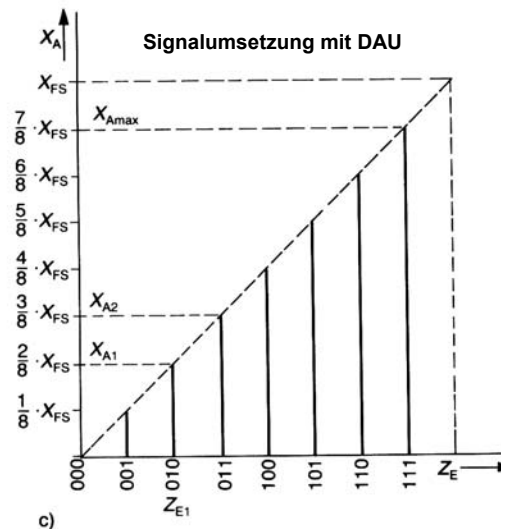
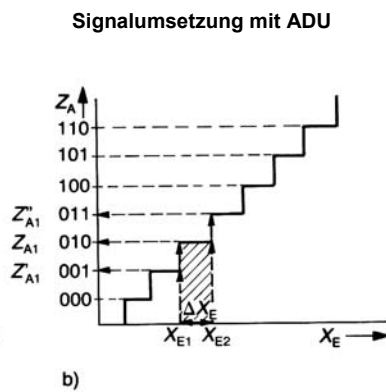
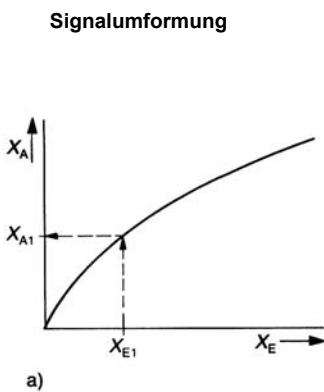
ADU und DAU bilden somit die Schnittstellen zwischen analogen Messwertaufnehmern (Sensoren) bzw. analogen Aktoren und den digitalen Verarbeitungs- und Anzeigeeinrichtungen.

Während bei der analogen Verarbeitung im Grundelement Analog-Analog-Umformer eine analoge in eine andere analoge Größe überführt, wird beim ADU eine analoge Größe in ein Bündel paralleler Signale (Digitalsignal) umgesetzt bzw. aus einem Bündel von Signalen eine analoge Größe erzeugt (s Bild).

Symbolische Darstellung von Umformer und AD- und DA-Umsetzer



Zusammenhang zwischen Eingangs- und Ausgangssignalen



2 Grundprinzip der AD-Umsetzung

2.1 Quantisierung und Kodierung

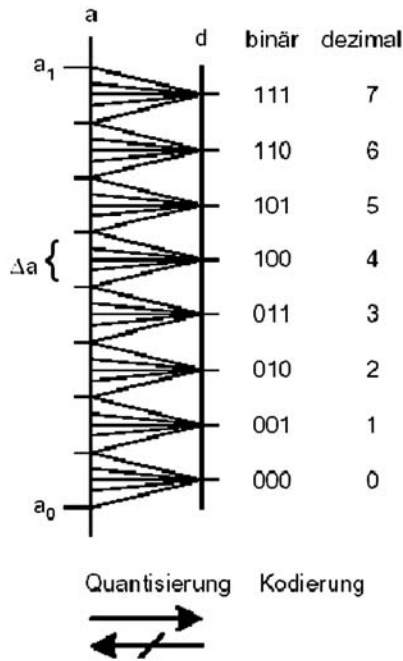
Der Bereich der Eingangsgröße eines AD-Umsetzers wird in N gleich große Intervalle geteilt und abgezählt, in welchem Intervall die angelegte Eingangsgröße liegt. Diese Zahl ist das Ergebnis der Umsetzung. Jeder Zahl kann ein Kodewort (z. B. natürlicher Binärcode, BCD-Code) zugeordnet werden.

Das Bild unten zeigt einen AD-Umsetzer, bei dem der Bereich in N = 8 Intervalle unterteilt ist (0 ... 7). Das analoge Eingangssignal $a_0 \leq a \leq a_1$ wird auf eines von N = 8 möglichen Codewörtern abgebildet. Zur Darstellung als binärcodierte Zahl sind folglich $n = \lg N = \lg 8 = 3$ Stellen erforderlich. Die Auflösung des AD-Umsetzers beträgt damit $n = 3$ Bit. Umgekehrt ergibt sich bei der Auflösung von n Bit als Anzahl der Quantisierungsintervalle $N = 2^n$.

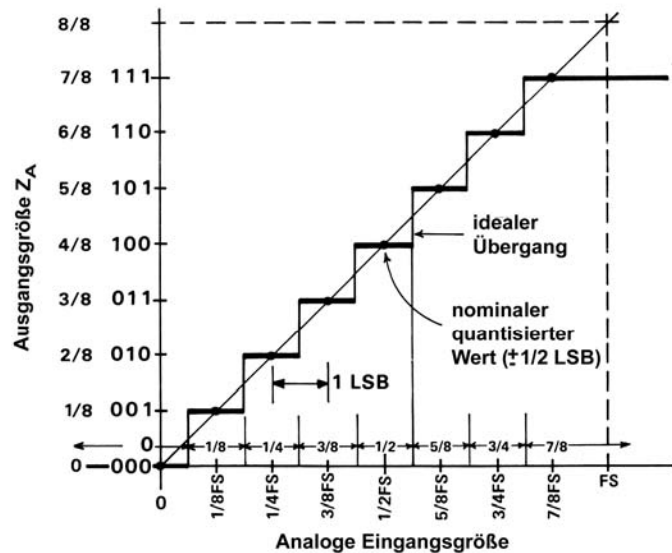
Die Umsetzung besteht also grundsätzlich aus den Schritten: **Quantisierung** und **Kodierung**.

Achtung: Durch die Quantisierung entsteht ein Informationsverlust, der nicht mehr rückgängig gemacht werden kann (Quantisierungsfehler).

Grundprinzip Analog-Digital-Umsetzung



Kennlinie eines ideale 3-Bit-AD-Umsetzers



2.2 Kenngrößen von AD-Umsetzern

Das Bild (oben, rechts) zeigt die Kennlinie eines idealen 3-Bit-AD-Umsetzers. Die **Full-Scale-Spannung** U_{FS} kennzeichnet den Bereichsendwert der Eingangsspannung des ADU.

Der Spannungsbereich 0 bis U_{FS} wird in eine Anzahl gleicher Spannungsintervalle ΔU_E unterteilt, die der Anzahl der darstellbaren Zahlen entspricht. Allgemein lässt sich die **kleinste darstellbare Spannungsänderung** ΔU_E (Quantisierungsintervall) bei n Bit des natürlichen Binärcodes wie folgt berechnen:

$$\Delta U_E = \frac{U_{FS}}{2^n}$$

Beispiel: 3-Bit-ADU; $U_{FS} = 8 \text{ V} \rightarrow \Delta U_E = 8 \text{ V}/8 = 1 \text{ V}$

Die Kennlinie wird nun so festgelegt, dass der Wechsel von $Z_A = 0$ auf 1 bei $1/2 \Delta U_E$ erfolgt. Das heißt, in der Mitte des Intervalls $0 \dots \Delta U_E$ wird entschieden, ob der zugehörige Zahlenwert 0 oder 1 ist.

Die treppenförmige Kennlinie zeigt, dass sich beim Nominalwert $Z_A \cdot U_{FS}/2^n$ als Ausgangswert die binär-codierte Zahl Z_A ergibt.

Als **Auflösung A** wird die auf U_{FS} bezogene Spannungsänderung ΔU_E bezeichnet, die am Ausgang eine Änderung der Zahl um den Wert 1 erzeugt. Die Angabe erfolgt gewöhnlich in Prozent.

$$A = \frac{\Delta U_E}{U_{FS}} \cdot 100 \% = \frac{1}{2^n} \cdot 100 \%$$

Beispiel: 3-Bit-ADU; $U_{FS} = 8 \text{ V} \rightarrow \Delta U_E = 8 \text{ V}/8 = 1 \text{ V}$; $A = 12,5 \%$

Dem niederwertigsten Bit **LSB** (Least Significant Bit) kann als Analogwert zugeordnet werden:

$$\text{LSB} \triangleq \frac{U_{FS}}{2^n} \quad (\text{Beispiel } 1 \text{ V})$$

Zum höchwertigen Bit **MSB** (Most Significant Bit) gehört der Analogwert

$$\text{MSB} \triangleq \frac{U_{FS}}{2} \quad (\text{Beispiel } 4 \text{ V}).$$

Der Ausgangscode eines A/D-Umsetzers ändert sich erst, wenn sich die Eingangsgröße um den Betrag $\pm 1/2$ LSB, gerechnet von der Mitte des Quantisierungsintervalls (Nominalwert), geändert hat. Das bedeutet aber auch, dass aus einer Ausgangszahl des ADU nur geschlossen werden kann, dass die zugehörige Eingangsspannung in einem Intervall von $\pm 1/2$ LSB um den Nominalwert gelegen hat. Genau hier tritt bei der AD-Umsetzung ein Informationsverlust ein, der nicht mehr rückgängig gemacht werden kann. Allerdings wird diese Unsicherheit kleiner, wenn die Auflösung in Bit vergrößert wird.

Der **systembedingte Quantisierungsfehler** des ADU beträgt damit

$$F_Q = \pm \frac{1}{2} \Delta U_e = \pm \frac{1}{2} \text{LSB}$$

Die **maximale Eingangsspannung** $U_{E_{\max}}$, die vom ADU erfasst werden kann, ist die Spannung, bei der der Übergang zum höchsten Zahlenwert erfolgt. In der Kennlinie ist das die Spannung, die zum Übergang von 101 \rightarrow 111 gehört. Die Spannung $U_{E_{\max}}$ ergibt sich zu

$$U_{E_{\max}} = U_{FS} - 1,5 \cdot \Delta U_E$$

Beispiel: 3-Bit-ADU; $U_{FS} = 8 \text{ V} \rightarrow \Delta U_E = 8 \text{ V}/8 = 1 \text{ V}$; $U_{E_{\max}} = 8 \text{ V} - 1,5 \text{ V} = 6,5 \text{ V}$

Die **Umsetzungszeit (Conversion Time)** ist die Zeit vom Start der Umsetzung bis zur Ausgabe der endgültigen Bitkombination. Die Umsetzer verfügen häufig über einen Eingang, über den der Start ausgelöst wird, und einen Logikausgang, der das Ende der Umsetzung anzeigt. Die Umsetzzeit richtet sich nach dem jeweils eingesetzten Verfahren. Sie kann im ns-Bereich (Parallelumsetzer) oder z. B. 100 ms und mehr betragen (integrierende Umsetzer).

2.3 Fehlergrößen des ADU

Die wichtigsten Fehlergrößen eines AD-Umsetzer sind:

- ▶ Quantisierungsfehler
- ▶ Offsetfehler
- ▶ Verstärkungsfehler
- ▶ Linearitätsfehler
- ▶ Fehlende Codes

Quantisierungsfehler

Der Quantisierungsfehler wurde bereits erläutert. Er ist prinzipiell mit der AD-Umsetzung verbunden. Der Fehler kann nur durch Erhöhung der Stellenzahl n der ausgegebenen Zahlen verringert werden.

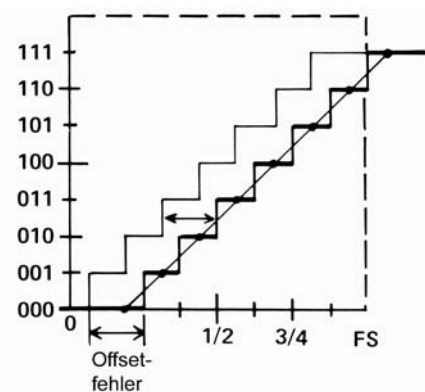
Offsetfehler (Nullpunktfehler)

Der Offsetfehler ist als die Abweichung der tatsächlichen von der idealen Kennlinie im Nullpunkt der analogen Eingangsgröße definiert. Er tritt als konstanter absoluter Genauigkeitsfehler für jeden Punkt der Kennlinie auf (s. Bild) und kann abgeglichen werden.

Eine andere Definition lautet: Bezeichnet man als Offset die Eingangsgröße, die den ersten Codewechsel am Ausgang eines A/D-Umsetzers verursacht, dann ist der Offsetfehler die Differenz zwischen realem und idealem Übergangswert.

Liegt der Eingangsbereich zwischen Null und einem positiven Endwert (**unipolarer Betrieb**), sollte bei einem idealen Umsetzer ein analoger Eingangswert von $1/2$ LSB über Null den ersten Codewechsel bewirken. Bei **bipolarem Betrieb**, bei dem sich der Umsetzerebereich von einem negativen bis zu einem positiven Endwert erstreckt, sollte der erste Wechsel bei einem Eingangswert erfolgen, der $1/2$ LSB über dem negativen Endwert liegt.

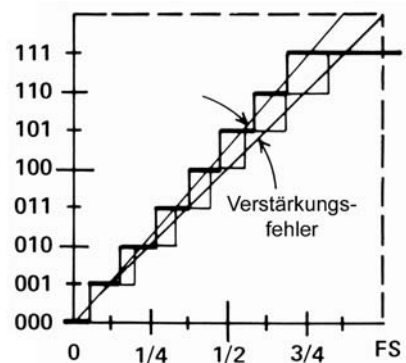
Zur Unterscheidung der beiden Betriebsfälle werden auch die Begriffe unipolarer bzw. bipolarer Offsetfehler verwendet.



Verstärkungsfehler

Die Kennlinie eines idealen A/D-Umsetzers weist bei einer sinnvollen Darstellung eine Steigung von 45° auf (bei gleicher Teilung). Ein Verstärkungsfehler (Skalierungsfehler) bewirkt eine von 45° abweichende Steigung der realen Kennlinie (s. Bild). Seine Größe wird als Differenz zwischen dem realen und dem idealen analogen Eingangswert ermittelt, der jeweils den letzten Wechsel des Ausgangscodes (im Bild von 110 auf 111) verursacht.

Der ideale Wert liegt $3/2$ LSB unter dem nominalen positiven Skalenendwert (FS). Ein eventuell vorhandener Offsetfehler ist vorher abzugleichen. Der Verstärkungsfehler beeinflusst die Werte um denselben prozentualen Betrag und kann, wie der Offsetfehler, abgeglichen werden.

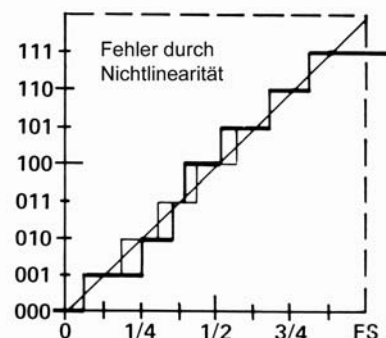


Linearitätsfehler

Der (integrale) Linearitätsfehler eines A/D-Umsetzers ist die Abweichung seiner realen Kennlinie von der idealen. Er wird im Allgemeinen in LSB (analoger Wert) angegeben.

Es bestehen grundsätzlich zwei Möglichkeiten, die Größe des Linearitätsfehlers zu bestimmen.

Bei der ersten wird davon ausgegangen, dass der Offset- und der Verstärkungsfehler so abgeglichen sind, dass die Endpunkte der realen und der idealen Kennlinie übereinstimmen (Endpunkt-Definition).

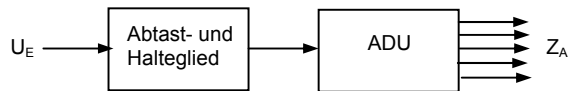
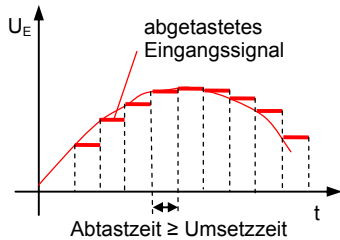
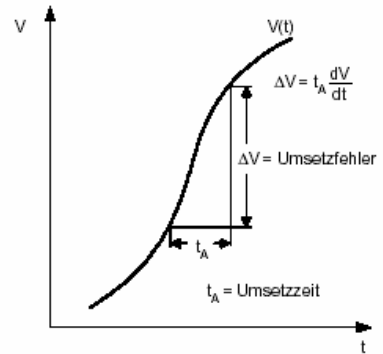


Bei der zweiten, seltener benutzten Möglichkeit erhält man durch Manipulation des Steigungs- und/oder des Offsetfehlers eine im Hinblick auf den maximalen Linearitätsfehler optimale Bezugsgerade (best straight line) oder eine möglichst gute Annäherung der realen an die ideale Kennlinie.

Umsetzfehler

Jeder AD-Umsetzer benötigt eine endliche, von der Schaltungsart und dem Umsetzverfahren bestimmte Umsetzzeit. Ändert sich während dieser Zeit das Eingangssignal, entsteht bei der AD-Umsetzung ein Fehler, der entweder als Amplituden- oder als Zeitfehler aufgefasst werden kann.

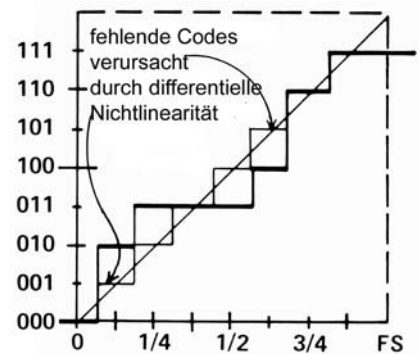
Der Umsetzfehler kann vermieden werden, wenn das Eingangssignal abgetastet und über die Umsetzzeit konstant gehalten wird. Das entsprechende Übertragungsglied wird als Abtast- und Halteglied (0. Ordnung, Sample and Hold) bezeichnet.



Differentielle Nichtlinearität und fehlende Codes

Die differentielle Nichtlinearität gibt an, um welchen Betrag die Breite der einzelnen Quantisierungsstreifen vom Sollwert ΔU_E (1 LSB) abweicht. Ist dieser Fehler größer als 1 LSB, werden einzelne Zahlen übersprungen, d. h. ein Code wird übersprungen und existiert damit nicht.

Bei noch größeren Abweichungen kann die Zahl Z bei Vergrößerung der Eingangsspannung sogar abnehmen (Monotoniefehler).



3 Grundprinzip der DA-Umsetzung

Ein DA-Umsetzer setzt eine Zahl Z_E ihrem Wert entsprechend in eine Spannung um. Die Kennlinie eines 3-Bit-DA-Umsetzers verdeutlicht die Zusammenhänge (Bild unten, links). Der Ausgangsspannungsbereich erstreckt sich von 0 bis zur Full-Scale-Spannung U_{FS} . Mit einer 3-Bit-Zahl können im Binärcode die Zahlen 0 bis 7 dargestellt werden ($2^n = 8$ Zahlenwerte).

Die kleinste (von Null verschiedene) darstellbare Ausgangsspannung beträgt

$$\Delta U_A = \frac{U_{FS}}{2^n}$$

Im vorliegenden Beispiel ergibt sich $\Delta U_A = \frac{U_{FS}}{2^3} = \frac{U_{FS}}{8}$ bzw. normiert auf U_{FS} $\frac{\Delta U_A}{U_{FS}} = \frac{1}{8}$. Das ist auch der

Wert, um den sich die Ausgangsspannung bei Änderung der Eingangszahl um 1 ändert.

Maximal erreicht die Ausgangsspannung den Wert

$$U_{Amax} = Z_{Emax} \frac{U_{FS}}{2^n} = (2^n - 1) \frac{U_{FS}}{2^n} = U_{FS} - \frac{U_{FS}}{2^n}$$

$$U_{Amax} = U_{FS} - \Delta U_A$$

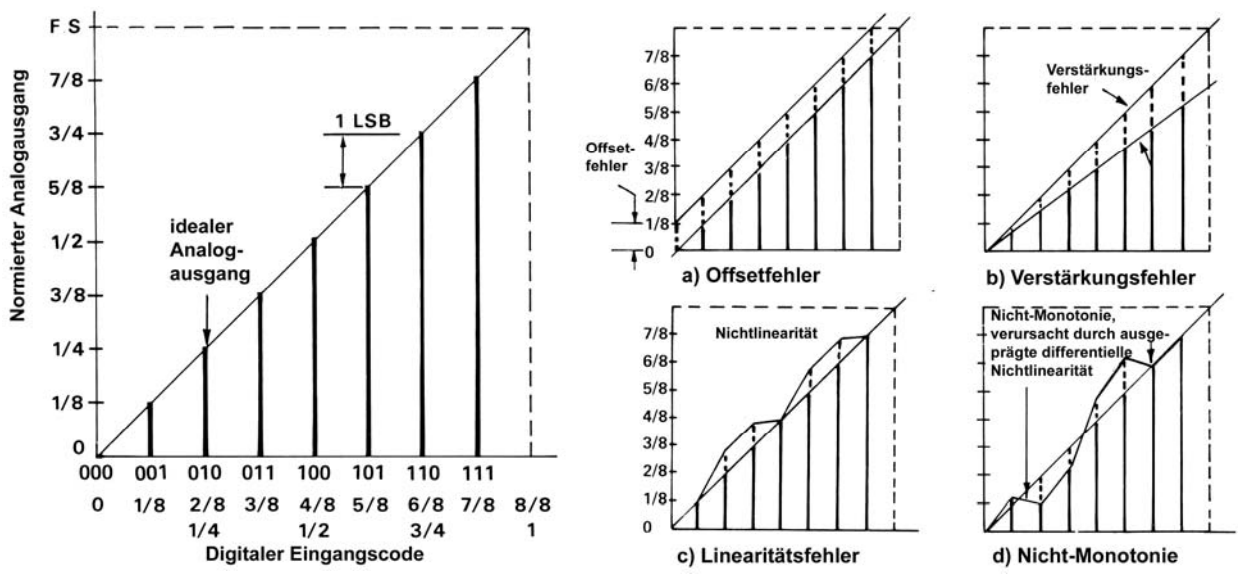
Auch beim DA-Umsetzer kann dem höchstwertigsten und dem niederwertigsten Bit des Binärcodes der Analogwert zugeordnet werden. Es gelten:

$$LSB \triangleq \frac{U_{FS}}{2^n}$$

$$MSB \triangleq \frac{U_{FS}}{2}$$

Beim idealen DA-Umsetzer beträgt die Änderung zwischen zwei aufeinander folgenden Analogwerten (Erhöhung/Erniedrigung von Z_E um ± 1) $\pm 1LSB$

Die Fehler sind in ähnlicher Weise definiert wie bei den AD-Umsetzern (s. Bild unten, rechts). Zu beachten ist der Fehler durch Nicht-Monotonie der Kennlinie. Weichen zwei aufeinander folgende Ausgangsspannungen um mehr als 1 LSB voneinander ab, so steigt die Kennlinie nicht mehr monoton.

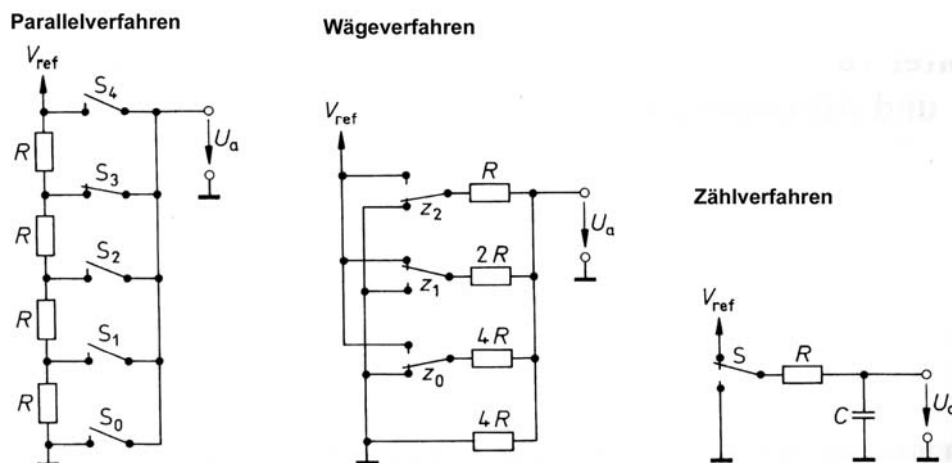


4 Grundverfahren zur DA-Umsetzung

Da viele Verfahren zur AD-Umsetzung DA-Umsetzer nutzen, werden an dieser Stelle zunächst Verfahren zur DA-Umsetzung vorgestellt. Die Aufgabe eines DA-Umsetzers, eine Zahl in eine proportionale Spannung umzuwandeln, kann mit drei prinzipiell verschiedenen Verfahren realisiert werden:

- ▶ Parallelverfahren
- ▶ Wägeverfahren
- ▶ Zählverfahren.

Das folgende Bild verdeutlicht die Arbeitsweise dieser drei Verfahren.



Beim **Parallelverfahren** werden mit einem Spannungsteiler alle möglichen Ausgangsspannungen bereitgestellt. Über einen entsprechenden Dekoder wird dann derjenige Schalter geschlossen, dem die gewünschte Ausgangsspannung zugeordnet ist.

Beim **Wägeverfahren** ist jedem Bit ein Schalter zugeordnet. Über entsprechend **gewichtete Widerstände** wird dann die Spannung aufsummiert.

Das **Zählverfahren** erfordert nur einen Schalter. Er wird periodisch geöffnet und geschlossen. Das Tastverhältnis wird mit Hilfe eines **Pulsbreitenmodulators** so eingestellt, dass der arithmetische Mittelwert der Ausgangsspannung den gewünschten Wert annimmt. Das Zählverfahren gewinnt zunehmend an Bedeutung, da zahlreiche Mikrocontroller über pulsbreitenmodulierte Ausgänge verfügen.

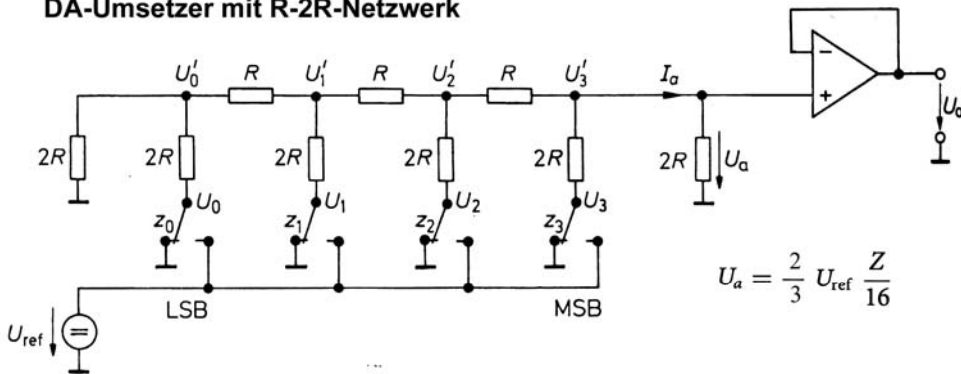
Die größte Bedeutung haben die DA-Umsetzer nach dem Wägeverfahren. Ein spezieller Typ soll hier vorgestellt werden. Die Schaltungen werden hauptsächlich in CMOS-Technologie realisiert.

Mit dem bekannten R-2R-Netzwerk (vgl. **Versuch 2.2**) kann der Strom I_a mit Hilfe von Schaltern entsprechend der binärcodierten Wichtung eingestellt werden. Als Spannung U_a ergibt sich für den durch den Abschlusswiderstand $2R$ fließenden Strom I_a

$$U_a = 2R \cdot I_a = \frac{2}{3} U_{ref} \frac{Z}{2^n}$$

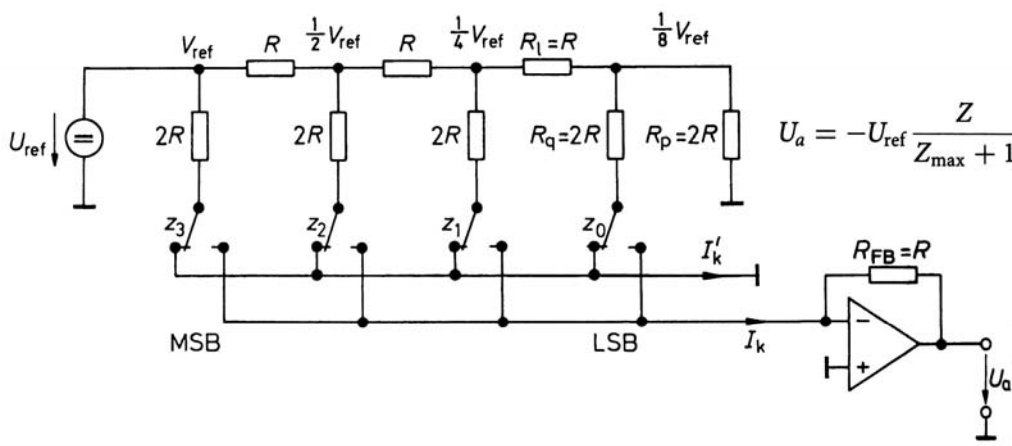
Die folgende Schaltung zeigt das Beispiel eines 4-Bit-DA-Umsetzers. Über einen nicht invertierenden Verstärker mit der Verstärkung 1 wird die Spannung U_a hochohmig abgegriffen und niederohmig am Ausgang des Operationsverstärkers bereitgestellt.

DA-Umsetzer mit R-2R-Netzwerk



Das folgende Bild zeigt einen modifizierten 4-Bit-DA-Umsetzer mit R-2R-Netzwerk.

DA-Umsetzer mit R-2R-Netzwerk



$$U_a = -U_{ref} \frac{Z}{Z_{max} + 1}$$

Als Schalter werden in diesen DA-Umsetzern CMOS-Elemente eingesetzt. Vorteilhaft ist bei diesen R-2R-DA-Umsetzern die Verwendung von nur zwei Widerstandswerten R und 2R, wobei der Wert 2R auch durch Reihenschaltung von zwei R-Widerständen erzeugt werden kann. DA-Umsetzer dieser Bauform arbeiten bis zu Taktfrequenzen von etwa 100 MHz (z. B. 12-Bit-DAU AD 9762, Analog Devices). Weitere DA-Umsetzer in Bipolartechnologie werden mit geschalteten Konstantstromquellen realisiert, die entsprechend der Stellenwirkung die einzelnen Beiträge zum Ausgangsstrom liefern.

5 Grundverfahren zur AD-Umsetzung

Grundsätzlich werden drei Umsetzungsverfahren unterschieden:

► **Parallelverfahren** (Flash Converter)

Die Umsetzung erfolgt in einem Arbeitsschritt; es werden N innere Referenzgrößen benötigt. Das Verfahren ist dementsprechend aufwändig, dafür aber sehr schnell.

► **Wägeverfahren** (Successive Approximation)

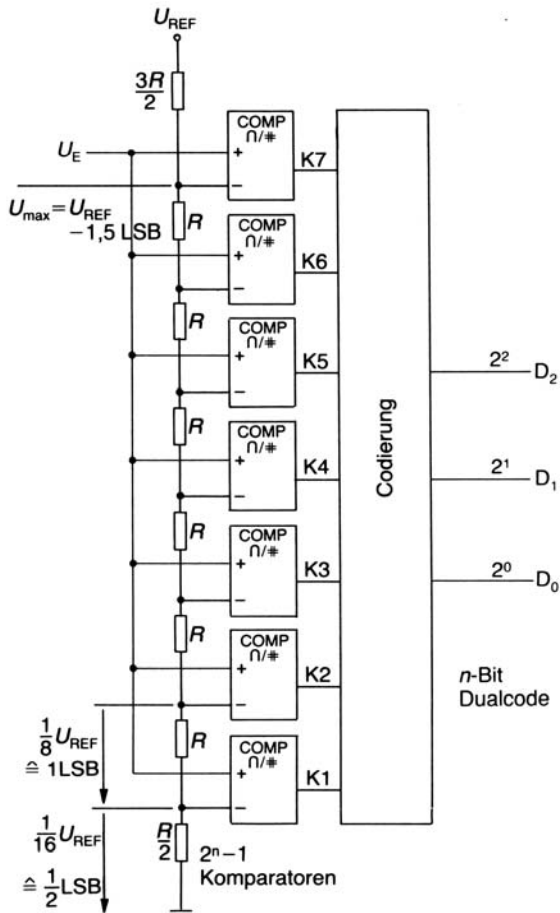
Es werden $n = \lceil \log_2(N) \rceil$ Arbeitsschritte benötigt. Es ergibt sich ein günstiger Kompromiss zwischen Umsetzzeit und Aufwand.

► **Integrierende Verfahren** (Dual Slope Converter)

Die Umsetzung dauert etwa $2 N$ Arbeitsschritte, aber es ist nur eine Referenzgröße notwendig. Dieses Verfahren ist langsam, weist aber eine sehr hohe Genauigkeit und Linearität auf.

A/D–Umsetzer		
Integrierende Verfahren	Nicht integrierende Verfahren	
<p>Rampenverfahren: z.B.:</p> <p>Single Slope Dual Slope $\Sigma\Delta$</p>	<p>Kompensationsverfahren: z.B.:</p> <p>Servo ADU (Nachlaufverfahren)</p> <p>Sukzessive Approximation (Wägeverfahren)</p>	<p>Direktvergleichende Verfahren (Parallelverfahren) z.B.:</p> <p>Flash</p>
Kaskadenumsetzer		

5.1 Parallel-AD-Umsetzer (Flash Converter)



Dieses Umsetzverfahren ermöglicht die kürzesten Umsetzungszeiten, daher auch die englische Bezeichnung Flash Converter, Blitz-Umsetzer.

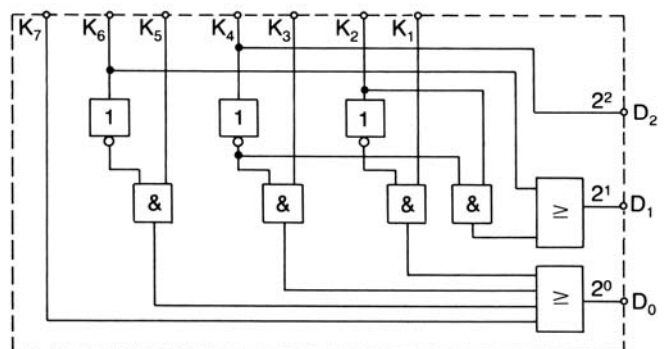
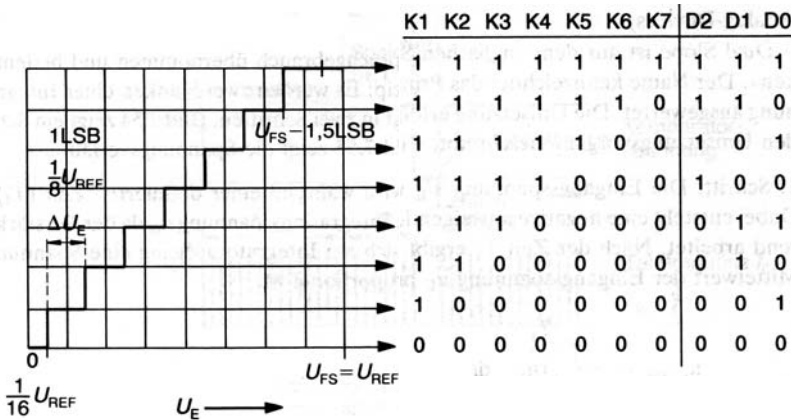
Das Bild zeigt einen derartigen Umsetzer mit einer Auflösung von 3 Bit. Mit einer Spannungsteilerkette werden aus der Referenzspannungsquelle U_{REF} alle Spannungsstufen abgeleitet und als Vergleichsspannungen an die negativen Eingänge der Komparatoren angeschlossen. Die Eingangsspannung U_E wird mit den positiven Eingängen der Komparatoren verbunden. Ist die Spannung am positiven Komparatoreingang größer als die am negativen, so liefert der Komparatorausgang das Signal „logisch 1“, andernfalls das Signal „logisch 0“. Die Ausgangssignale aller Komparatoren werden gleichzeitig ausgewertet. Die Ausgänge K1 bis K7 stehen ähnlich wie bei einer Thermometersäule bis zu einer gewissen „Höhe“ auf „1“ und anschließend auf „0“. Eine nachfolgende Codierschaltung bildet daraus den Dualcode (s. Bild unten, rechts). Um eine Optimierung des Quantisierungsfehlers zu erreichen, liegt die erste Schaltschwelle bei $1/16 U_{REF}$. Die weitere Stufung erfolgt jeweils mit den Schritten $A_U = 1/8 U_{REF}$. Im Bild sind auch der jeweilige Komparatorenstand und die Dualcodierung angegeben. Dieser schnelle ADU ist sehr aufwändig. Der Parallelumsetzer benötigt für eine Auflösung von n Bit $2^n - 1$ Komparatoren. Meist werden Parallelumsetzer nur mit maximal 8 Bit hergestellt. Ein Beispiel ist der integrierte Schaltkreis MAX 104 (Maxim) mit einer Umsetzzeit von 1 ns bei einer Auflösung von 8 Bit.

AD-Umsetzer dieser Bauart werden beispielsweise in digitalen Speicheroszilloskopen eingesetzt.

Kennlinie 3-Bit-ADU

Binärcodierung 3-Bit-ADU

Codierschaltung 3-Bit-ADU



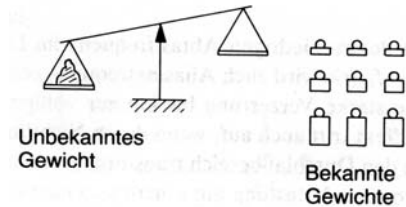
5.2 AD Umsetzung nach dem Wägevorgang

Ähnlich dem Vorgehen beim Wägen mit einer Balkenwaage erfolgt bei diesen Verfahren die Umsetzung durch Vergleich der unbekanntes Eingangsspannung mit bekannten Spannungswerten (s. Bild).

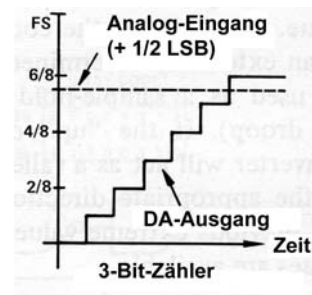
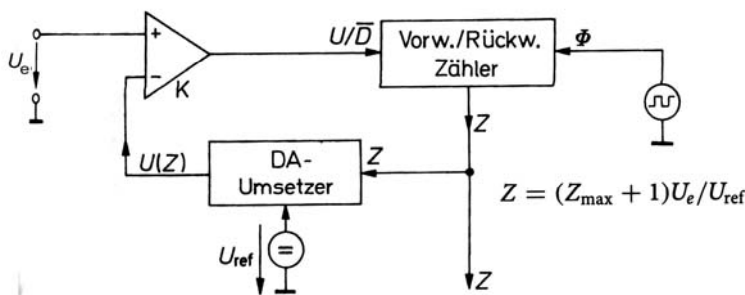
► Inkrementalverfahren (Kompensationsverfahren, Zählverfahren, auch Nachlauf-AD-Umsetzer)

Beim einfachsten Verfahren werden solange Gewichte der kleinsten Kategorie aufgelegt, bis die Wage zum (bestmöglichen) Gleichgewicht kommt.

Elektronisch realisiert ergibt sich folgende Schaltung:



AD-Umsetzer nach dem Nachlaufverfahren



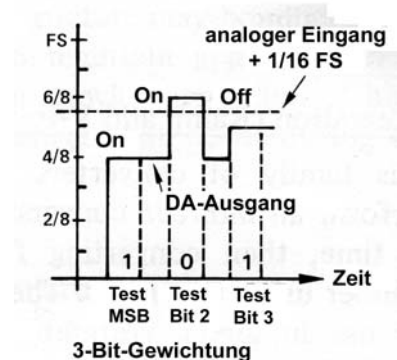
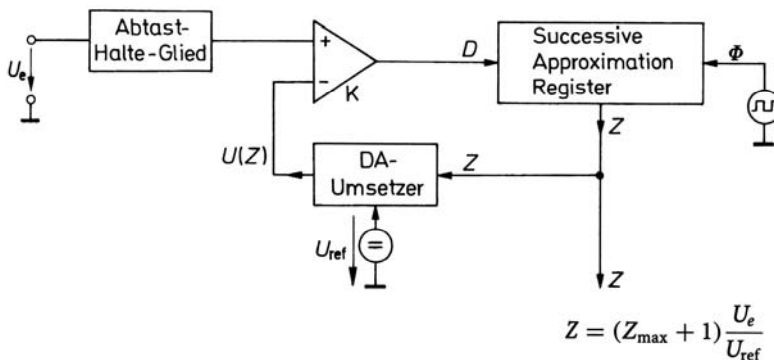
Der Komparator K vergleicht die Eingangsspannung U_E mit der Ausgangsspannung $U(Z)$ eines DA-Umsetzers, an den die Zahl Z angelegt wird. Ist $U_E > U(Z)$ ($U/D = 1$), so wird der Zählerstand mit jedem Takt Φ um 1 erhöht. Die Ausgangsspannung des DA-Umsetzers wird dabei jeweils um ein Inkrement ΔU_A erhöht. Wird $U(Z)$ erstmalig größer als U_E , wird das Signal $U/D = 0$ und damit das Weiterzählen verhindert. Der Zählerstand entspricht damit der Eingangsspannung. Der Wert ist umgesetzt.

Das Bild zeigt die inkrementelle Erhöhung des DA-Ausgangs für einen 3-Bit-Zähler und -DA-Umsetzer. Die Umsetzzeit ist bei diesen AD-Umsetzern nicht konstant. Bei kleinen Spannungen ist sie klein, bei großen Spannungen groß, d. h., es muss länger gezählt werden, bis die Eingangsspannung erreicht wird..

► Sukzessive Approximation (auch Kompensationsverfahren)

Auch bei diesem Verfahren vergleicht ein Komparator den Messwert mit der Ausgangsspannung des DA-Umsetzers. Allerdings werden die Gewichte zum Abgleich anders eingestellt (s. Bild unten). Beim Messbeginn wird die Zahl Z auf Null gesetzt. Anschließend wird das höchste Bit (MSB) auf Eins gesetzt und geprüft, ob die Eingangsspannung größer als $U(Z)$ ist. Ist das der Fall, bleibt das MSB gesetzt. Andernfalls wird es wieder gelöscht. Damit ist das höchste „Bit“ gewogen. Dieser Wägevorgang wird anschließend für jedes weitere Bit wiederholt, bis zum Schluss auch das niedrigste Bit (LSB) feststeht. Das Bild unten, rechts, zeigt den Abgleichvorgang mit 3-Bit-DAU.

AD-Umsetzer nach dem Wägevorgang



Auf diese Weise entsteht in dem Register eine Zahl Z , die nach der Umsetzung durch den DAU eine Spannung ergibt, die innerhalb der Auflösung ΔU_E mit U_E übereinstimmt. Damit wird:

$$U(Z) = U_{\text{ref}} \frac{Z}{Z_{\text{max}} + 1} = U_E \quad \text{also} \quad Z = (Z_{\text{max}} + 1) \frac{U_E}{U_{\text{ref}}}$$

Wenn sich die Eingangsspannung während der Umwandlungszeit ändert, benötigt man ein Abtast-Halte-Glied zur Zwischenspeicherung der entnommenen Funktionswerte, damit alle Stellen von derselben Eingangsspannung $U_E(t_j)$ gebildet werden. Ohne Abtast-Halte-Glied kann ein Fehler entstehen, der gleich der Änderung der Eingangsspannung während der Umsetzdauer ist.

5.3 Integrierende AD Umsetzung (Rampenverfahren)

Diese Analog-Digital-Umsetzer enthalten, wie der Name schon andeutet, einen Integrator. Die Schaltung tastet nicht einzelne Werte der Eingangsspannung ab, sondern bildet den Mittelwert über ein bestimmtes Zeitintervall und setzt diesen in eine Binärzahl um. Hierbei wird häufig ein BCD-Code verwendet. Ein typischer Vertreter dieser Umsetzerguppe sind die Dual-Slope- oder Zwei-Rampen-Umsetzer, die im Folgenden beschrieben werden.

Zwei-Rampen-Verfahren (Dual-Slope-Verfahren)

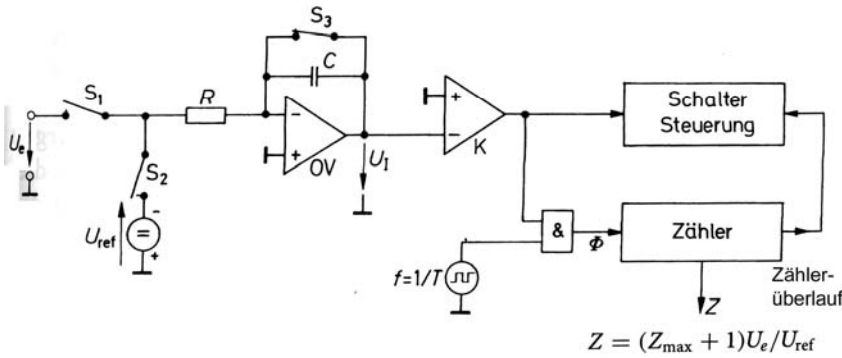
Ein in der Messtechnik häufig eingesetzter Umsetzer ist der Zwei-Rampen- oder Dual-Slope-Umsetzer. Er zeichnet sich durch hohe Genauigkeit aus und wird daher in Digitalvoltmetern bevorzugt verwendet. Integrierte Hybridschaltkreise werden mit Auflösungen bis zu 22 Bit hergestellt (AD 1170, Analog-Devices). Der Name kennzeichnet das Prinzip: Zwei rampenförmige Spannungen, die durch Integration entstehen, werden ausgewertet. Die Umsetzung erfolgt in zwei Schritten (s. folgendes Bild).

Startschritt: Zunächst wird angenommen, dass am Eingang die konstante, positive Spannung U_E (> 0 V) anliegt. Im Ruhezustand sind die Schalter S1 und S2 offen, S3 ist geschlossen. Die Ausgangsspannung U_i des Operationsverstärkers beträgt damit 0 V. Der Zähler ist auf 0 gestellt.

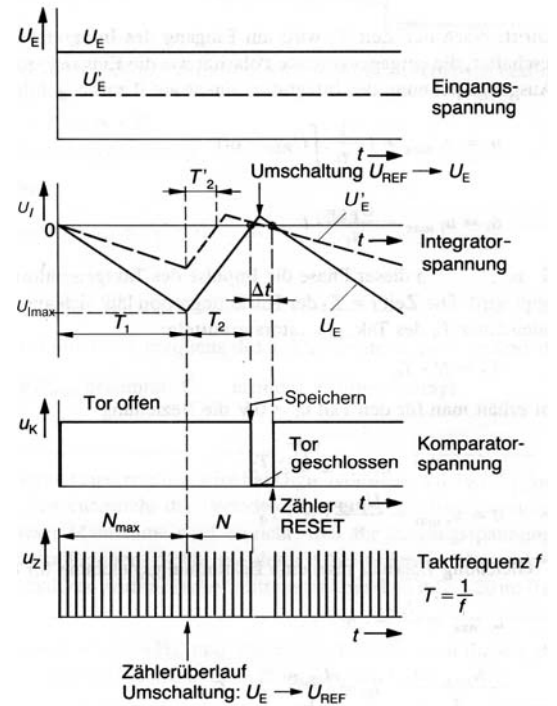
1. Schritt: Schalter S3 wird geöffnet und S1 geschlossen. Die Eingangsspannung U_E wird während der festgelegten Zeit T_1 integriert. Dabei entsteht eine negative, linear abfallende Spannung U_i . Der Komparator K gibt damit die Spannung $u_K = „1“$ aus. Damit gelangen vom Taktgenerator die Zählimpulse Φ zum Zähler. Der Zähler zählt nun fortlaufend bis zum maximalen Zählerstand Z_{max} (N_{max} Impulse). Beim nächsten Impuls, also Zählerstand $Z_{\text{max}} + 1$ läuft der Zähler über und steht wieder auf Null.

2. Schritt: Der Schalter S1 wird nun geöffnet und S2 wird geschlossen. Damit wird die negative Referenzspannung ausgehend von der am Integrator anliegenden Spannung U_{imax} integriert, d. h. die Integratorspannung steigt wieder linear an. Die zweite Integrationsphase ist beendet, wenn U_i bis auf Null angestiegen ist. Dann geht der Komparator auf Null zurück und stoppt damit die Zählimpulse. Der Zählerstand ist gleich der Zahl der Taktimpulse, die während der Zeit T_2 eingezählt werden und ist damit der Eingangsspannung proportional.

AD-Umsetzer nach dem Dual-Slope-Verfahren



Spannungsverläufe Dual-Slope-Verfahren



Aus $U_1 = -\frac{1}{RC} \int_0^{T_1} U_E dt - \frac{1}{RC} \int_0^{T_2} U_{ref} dt = 0$ folgt mit $U_E = \text{konst.}$

$-\frac{1}{RC} U_E T_1 - \frac{1}{RC} U_{ref} T_2 = 0$ und mit $T_1 = (Z_{max} + 1)T$; $T_2 = ZT$

$-\frac{1}{RC} U_E (Z_{max} + 1) - \frac{1}{RC} U_{ref} ZT = 0 \rightarrow U_E (Z_{max} + 1) - U_{ref} ZT = 0 \rightarrow Z = -\frac{U_E}{U_{ref}} (Z_{max} + 1)$

Die Herleitung zeigt, dass nicht der Momentanwert der Messspannung in das Ergebnis eingeht, sondern nur ihr Mittelwert über die Messzeit T_1 , der durch die Integration gebildet wird. Deshalb werden der Messspannung U_E überlagerte Wechselfspannungen umso stärker abgeschwächt, je höher ihre Frequenz ist. Wechselfspannungen, deren Frequenz gleich einem ganzzahligen Vielfachen von $1/T_1$ ist, werden vollständig unterdrückt. Die Frequenz des Taktgenerators ist deshalb zweckmäßigerweise so einzustellen, dass T_1 gleich der Schwingungsdauer der Netzwechselfspannung oder einem Vielfachen davon ist. Dann werden alle vom Netz verursachten Störungen eliminiert.

Da mit dem Dual-Slope-Verfahren mit geringem Aufwand hohe Genauigkeit und Störunterdrückung erreicht werden, wird es bevorzugt in Digitalmultimetern eingesetzt. Dort stört die relativ große Umsetzdauer nicht. Der verwendete Zähler muss nicht unbedingt ein Dualzähler sein. Die gleiche Funktion ergibt sich auch mit einem BCD-Zähler. Diese Möglichkeit wird bei Digitalmultimetern genutzt, weil der Messwert dann sofort dezimal vorliegt.

Literatur

Tietze, U; Schenk, Ch.: Halbleiterschaltungstechnik. 11. Auflage. Berlin: Springer Verlag. 1999.
ISBN 3-540-64192-0

Schmusch, W.: Elektronische Messtechnik. 4. Auflage. Würzburg: Vogel Buchverlag. 1998.
ISBN 3-8023-1769-6